

(19) 世界知的所有權機關
國際事務局



(43) 国際公開日
2002 年 2 月 7 日 (07.02.2002)

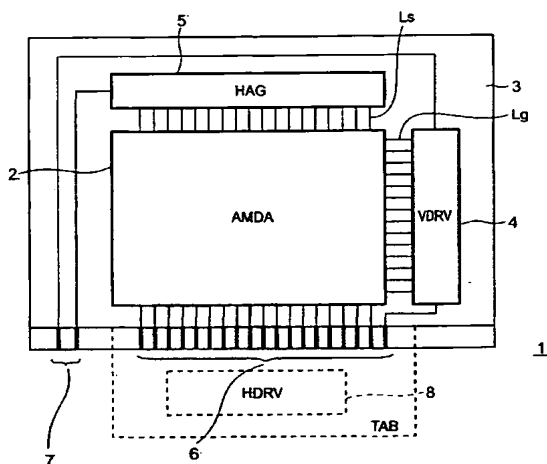
PCT

(10) 国際公開番号
WO 02/10851 A1

- | | | |
|---|----------------------------|---|
| (51) 国際特許分類 ⁷⁾ : | G02F 1/1345, G09F 9/00 | (KIDA, Yoshitoshi) [JP/JP]. 仲島義晴 (NAKAJIMA, Yoshiharu) [JP/JP]. 後藤尚志 (GOTO, Naoshi) [JP/JP]. 前川敏一 (MAEKAWA, Toshikazu) [JP/JP]. 片岡秀雄 (KATAOKA, Hideo) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). |
| (21) 国際出願番号: | PCT/JP01/06547 | |
| (22) 国際出願日: | 2001 年7 月30 日 (30.07.2001) | |
| (25) 国際出願の言語: | 日本語 | (74) 代理人: 佐藤隆久 (SATO, Takahisa); 〒111-0052 東京都台東区柳橋2丁目4番2号 宮木ビル4階 創造国際特許事務所 Tokyo (JP). |
| (26) 国際公開の言語: | 日本語 | |
| (30) 優先権データ: | | (81) 指定国 (国内): CN, KR, NO, US. |
| 特願2000-230993 | 2000 年7 月31 日 (31.07.2000) | JP |
| 特願2000-231013 | 2000 年7 月31 日 (31.07.2000) | JP |
| (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒141-0001 東京都品川区北品川6丁目7番35号 Tokyo (JP). | | (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR). |
| (72) 発明者; および | | 添付公開書類: |
| (75) 発明者/出願人 (米国についてのみ): 木田芳利 | | — 国際調査報告書 |
| | | 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。 |

(54) Title: LIQUID CRYSTAL DISPLAY PANEL AND METHOD FOR MANUFACTURING THE SAME, AND LIQUID CRYSTAL DISPLAY

(54) 発明の名称: 液晶表示パネルおよびその製造方法、並びに液晶表示装置



(S7) Abstract: A liquid crystal display panel (1) the substrate itself of which can be subjected to aging even if it can display an image by connecting it to an external drive circuit and which is connected to an external drive circuit in the form of TAB or COG comprises, on a substrate (3), an active matrix display area (2), a vertical drive circuit (4), and a horizontal aging circuit (5) for supplying a signal to source lines together. An intermediate- or small-sized high-image quality active matrix liquid crystal display not adopting any time-division drive method, provided with a horizontal drive circuit as an external circuit, manufactured at low cost, and used for a PDA, wherein a vertical drive circuit is fabricated on a glass substrate by use of low-temperature polysilicon TFT integrally with the liquid crystal display area, a horizontal drive circuit is connected to the liquid crystal display panel substrate in the form of COG, and the output terminals of the driver IC constituting the horizontal drive circuit corresponds to source lines (LS) in a one-to-one relationship.



(57) 要約:

外部に駆動回路を接続することにより画像表示が可能な場合に、基板単体でエーシングを行える、TAB又はCOG等の形態で外部に水平駆動回路が接続される液晶表示パネル1において、基板3上に、アクティブ・マトリクス表示領域2、垂直駆動回路4、及び複数のソースラインにまとめて信号を供給する水平エーシング回路5を設ける。

また、時分割駆動法を用いることなく、水平駆動回路を外部回路として設け、高画質の液晶表示装置を安価に製造できる、PDA等を使用される中型から小型のアクティブ・マトリクス型液晶表示装置において、垂直駆動回路がガラス基板上に低温PolySi TFTを用いて液晶表示領域と一体的に形成され、水平駆動回路が液晶表示パネル基板にCOGにより接続され、水平駆動回路を構成するドライバーICの各出力端子とソースラインLsとが1:1に対応している。

明細書

液晶表示パネルおよびその製造方法、並びに液晶表示装置

技 術 分 野

本発明は、外部の水平駆動回路又は垂直駆動回路を接続することにより実使用に供される、アクティブ・マトリクス表示の液晶表示パネルであって、エージングを、外部の水平駆動回路又は垂直駆動回路と接続することなく、液晶表示パネルの基板単体で行えるように、基板上にエージング回路を設けた液晶表示パネルおよびその製造方法に関する。

また、本発明は、水平駆動回路が液晶表示パネルの外部回路として設けられた液晶表示装置に関する。

背 景 技 術

従来、アクティブ・マトリクス表示を行う大型の液晶表示装置においては、各画素に所定の電圧を印加するドライバー IC を組み込んだ水平駆動回路及び垂直駆動回路が、液晶表示パネルの基板の外部に、TAB (Tape Automated Bonding) 又は COG (Chip on Glass) の形態で設けられている。また、小型の液晶表示装置においては、水平駆動回路を液晶表示パネルの基板の外部に設け、垂直駆動回路が液晶表示パネルの基板内に一体的に設けられている。

ところで、液晶表示パネルに対しては、液晶表示装置に組み込む前に、パネル自体の欠陥の有無を調べるため、液晶表示パネルに所定の画像を表示させるエージングが行われる。

しかしながら、外部の駆動回路が TAB や COG 等の形態で接続される液晶表示パネルでは、外部の駆動回路を液晶パネルに接続しないと画像表示をすることができないので、液晶パネル単体でエージングをすることができない。

そのためエージングを行うためには、予め駆動回路をモジュールとして組み込まなくてはならないという不便さがある。さらに、エージングで不良となった場合には、モジュールとして組み込んだTABやCOG等を再使用するために、それらを不良パネルから外さなくてはならず、手間がかかる。このため、このような液晶表示パネルではエージングの作業効率が低いという問題があった。

また、上述したように、アクティブ・マトリクス表示を行う大型の液晶表示装置においては、各画素に所定の電圧を印加するドライバーICを組み込んだ水平駆動回路及び垂直駆動回路が、液晶表示パネルの基板の外部に、TAB又はCOGの形態で設けられているが、この場合、外部のドライバーICの出力と液晶表示パネルのソースラインとは、通常、1:1の対応関係となり、ドライバーICの各出力端子からの出力電圧は、そのまま対応するソースラインに供給されるようになっている。

一方、アクティブ・マトリクス表示を行う小型の液晶表示装置においては時分割駆動法（セレクター方式）を採用し、水平駆動回路を外部回路として設け、垂直駆動回路を液晶表示パネルの基板内に一体的に設けることがなされている。

時分割駆動法では、複数本のソースラインを1単位とし、この単位内の複数本のソースラインに与える信号を時系列でドライバーICから出力すると共に、液晶表示パネルでは、複数本のソースラインを1単位として時分割スイッチを設け、ドライバーICから出力される時系列の信号を時分割スイッチで時分割して複数本のソースラインに順次与える。

この時分割駆動法によると、外部の水平駆動回路のドライバーICの出力と液晶表示パネルのソースラインとが、1:1の対応関係にはならず、例えば、ドライバーICの1本の出力ラインで3本のソースラインに書き込みが行われる。したがって、時分割駆動法を用いるとドライバーICの出力ピン数を削減することが可能となる。

しかしながら、PDA等を使用される中型から小型の液晶表示パネルにおいて

は、時分割駆動法は次のような問題点をもたらしている。

第1に、時分割駆動法では水平書き込み時間を時分割するので、ドライバー IC から各ソースラインに書き込む時間を十分にとることができない。

第2に、ドライバー IC の水平駆動周波数を、1 水平走査期間の分割数に応じて高めなくてはならない。例えば、1 水平走査期間を 3 等分する場合には、ドライバー IC を液晶の水平駆動周波数の 3 倍で動作する必要がある。

第3に、時分割スイッチを動作させるためのパルスが必要であり、また、ソースラインに書き込む順番を変えるためにデータの並べ替えをしなくてはならないので、中型から小型の液晶表示パネルに対しては、消費電力が大きく、また、データの並べ替えのためにメモリーが必要となることも問題となる。

一方、水平駆動回路及び垂直駆動回路を共に外部回路に頼る駆動方法は、中型から小型の液晶表示パネルでは、パネルの 1 辺から端子を取り出すことが不可能である。そのため、モジュールの外形が大きくなり、モジュールのアッセンブリが複雑になるという問題が生じる。さらに、液晶表示パネルと外部との接続点数が多くなるので接続不良の発生する確率が高まる。

発明の開示

本発明の第1の目的は、外部に駆動回路を接続することにより画像表示が可能となる場合においても、パネル基板単体でエージングを行ってパネル不良を見つけられることができ、これにより高品質で低コストの液晶表示パネルおよびその製造方法を提供することにある。

本発明の第2の目的は、PDA等使用される中型から小型の液晶表示装置において時分割駆動法を用いることなく、水平駆動回路を外部回路として設けられるようにすることが可能な液晶表示装置を提供することにある。

本発明者らは、外部に駆動回路が接続される液晶表示パネルにおいて、液晶表示パネルの基板内に、複数のラインにまとめて信号を供給し、簡易画像の形成を

可能とするエージング回路を設けると、外部の駆動回路を液晶表示パネルと接続することなく、液晶パネルのエージングを行うことができ、エージングの作業効率を高められることを見出した。

即ち、上記目的を達成するため、本発明は、液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、垂直駆動回路、及び複数のソースラインにまとめて信号を供給する水平エージング回路が設けられ、外部に水平駆動回路が接続される液晶表示パネルを提供する。

また、本発明は、液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、水平駆動回路、及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に垂直駆動回路が接続される液晶表示パネルを提供する。

さらに、本発明は、液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、複数のソースラインにまとめて信号を供給する水平エージング回路、及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に水平駆動回路及び垂直駆動回路が接続される液晶表示パネルを提供する。

また、本発明は上記液晶表示パネルの製造方法として、基板上にアクティブ・マトリクス表示領域を形成する工程中に、水平エージング回路又は垂直エージング回路を形成する液晶表示パネルの製造方法を提供する。

また、上記目的を達成するため、本発明は、アクティブ・マトリクス型液晶表示装置において、垂直駆動回路がガラス基板上に低温polySi T F Tを用いて液晶表示領域と一体的に形成され、水平駆動回路が液晶表示パネル基板にCOGにより接続され、水平駆動回路を構成するドライバーICの各出力端子とソースラインとが1：1に対応している液晶表示装置を提供する。

本発明の液晶表示装置によれば、時分割駆動法をとらず、水平駆動回路を構成するドライバーICの各出力端子とソースラインとを1：1に対応させるので、水平走査期間の全てを1本のソースラインへの書き込みに使用することができ、

画質を向上させることができる。また、時分割駆動方式に比して水平駆動回路のドライバー ICに必要な出力を小さくすることができ、時分割スイッチを設ける必要もないため、システム全体の低消費電力化を促進することができる。また、時分割駆動法では必要とされる信号の並べ替えやメモリーが、本発明では不要となる。

さらに、特性にばらつきのないことが厳しく求められる、周波数の高い水平駆動回路を外部回路として設けることにより、水平駆動回路を液晶表示パネルに実装する前にその水平駆動回路の良否をチェックできるので、液晶表示パネルの歩留まりを向上させ、安価で高画質の製品を提供することが可能となる。

また、水平駆動回路及び垂直駆動回路の双方とも外部回路に頼る方法に比べて接続点数が少なく、製品の歩留まりを向上させることができる。

垂直駆動回路を液晶表示パネルの基板上に集積できるため、水平駆動回路及び垂直駆動回路の双方とも外部回路に頼る方法に比べて額縁を小さくすることかできる。

図面の簡単な説明

図 1 は、本発明に係る液晶表示パネルの回路配置を示す図である。

図 2 は、本発明に係る水平エージング回路の構成例を示す図である。

図 3 A～3 E は、エージング時のタイミングチャートである。

図 4 は、アクティブ・マトリクス表示領域の画素セルの構成例を示す回路図である。

図 5 は、本発明に係る水平エージング回路の他の構成例を示す図である。

図 6 は、本発明に係る液晶表示パネルの回路配置の他の例を示す図である。

図 7 は、本発明に係る液晶表示装置のブロック図である。

図 8 は、図 7 の液晶表示装置の具体的な回路例を示す図である。

発明を実施するための最良の形態

以下、図面を参照しつつ、本発明を詳細に説明する。なお、各図中、同一符号は同一又は同等の構成要素を表している。

図1は、本発明に係る液晶表示パネルの回路配置を示す図である。

この液晶表示パネル1では、図1に示すように、TFT(Thin Film Transistor)を用いて構成されたアクティブ・マトリクス表示領域(AMDS)2の周辺のガラス基板3上に垂直駆動回路(VDRV)4、水平エージング回路(HAG)5、狭ピッチの第1のパッド領域6、及び第2のパッド領域7が設けられている。

ここで、垂直駆動回路4は、ゲートラインLgに順次走査パルスを与え、各画素を行単位で選択することにより垂直走査を行う。

水平エージング回路5は、ソースラインLsの複数に同時に信号を供給するものである。

水平エージング回路5は、例えば、図2の回路のように、全てのソースラインLsと1本の信号線LSGとの間に、ゲートが制御信号ラインCTLに接続されたpチャネルMOS(PMOS)トランジスタからなるPMOSスイッチPSWを設け、1本の配線で全てのソースラインLsを駆動できるように構成される。

なお、水平エージング回路5は、液晶表示パネル1のシール領域に設けられているので、水平エージング回路5の形成により外形サイズが大きくなるという不利益はない。

第1のパッド領域6には、実使用において図1に示すように、TABの形態で水平駆動回路(HDRV)8が実装される。そのため、第1のパッド領域6は、アクティブ・マトリクス表示領域2の水平ドット数分のソースラインと垂直駆動用の配線とに対応した数百本程度のパッドが80 μ m程度のピッチで設けられる。

これに対し、第2のパッド領域7は、全てのソースライン L_s を1本の配線で駆動する水平エージング回路5に対応しており、垂直駆動用の配線を含めて10本以下のパッドが $500\mu m$ 程度のピッチで設けられる。

このため、パッドと外部の水平駆動回路との接続を肉眼で突き当てにより容易に行うことができる。

このような第2のパッド領域7の構成例としては、例えば、

1pin = VDD (垂直駆動回路用電源)

2pin = GRD

3pin = VSS2 (垂直駆動回路用負電源)

4pin = VST (垂直駆動回路用信号)

5pin = VCK (垂直駆動回路用信号)

6pin = ENB (垂直駆動回路用信号)

7pin = VCOM (対向電位)

8pin = SIG (エージング信号)

9pin = 実使用モード (DC VDD : 9V) とエージングモード (DC VSS2 : -6.5V) との切り替え、
とすることができる。

図3A~3Eは、この液晶表示パネル1でエージングを行う場合のタイミングチャートである。このタイミングチャートは、1水平走査期間ごとに対向電位 (VCOM) を反転させるVCOM反転駆動をさせて場合を示している。

なお、図3C~3Eは、VCOMとSIGは、1フィールド走査期間ごとに実線と点線が入れ替わることを示している。

図4は、アクティブ・マトリクス表示領域の画素セルの構成例を示す回路図である。

画素セル10は、図4に示すように、TFT11、液晶素子(LC)12、および対向電極(VCOM)13により構成され、アクティブ・マトリクス表示領

域では、この画素セルがマトリクス状に配列される。

画素セル 10 においては、TFT 11 のゲートがゲート線 L_g に接続され、ソースがソース線 L_s に接続され、ドレインが画素電極に接続されている。

このような構成を有する画素セルにおいては、図 4 に示すように、ソース線 L_s に供給されるエージング信号 SIG と対向電位 V_{COM} との差が液晶にかかる電位となるため、図 3 C ~ 3 E に示すように、 V_{COM} と SIG を周期的に変動させ、交流駆動することにより、液晶分子の分極を防止し、画質を向上させることができる。

このように、この液晶表示パネル 1 によれば、第 1 のパッド領域 6 を使用しなくても、第 2 のパッド領域 7 を使用するのみで、水平エージング回路 5 と垂直駆動回路 4 を駆動させて白表示又は黒表示させることができるので、パネル自体の欠陥の有無を調べるエージングを行うことができる。

したがって、エージングに先立ち、予め水平駆動回路 8 を実装する必要がなくなり、またエージングにより不良と判定された液晶表示パネルから水平駆動回路 8 を外す手間もなくなる。

したがって、エージングの作業性を著しく高めることができる。さらに、第 2 のパッド領域 7 を使用するのみで簡易にエージングを行えるため、液晶表示パネルの生産性を向上させることができる。

本発明は、外部の駆動回路を実装することなく、エージングを行えるようにエージング回路を液晶表示パネルの基板上に設ける限り、種々の態様をとることができる。

例えば、図 1 の液晶表示パネル 1 において、水平エージング回路 5 は、図 5 に示したように構成してもよい。

図 5 の水平エージング回路 5 a は、色の 3 原色 R (赤)、G (緑)、B (青) の各色ごとソースラインをまとめたものである。

この水平エージング回路 5 a を使用すると、単色ラスタの表示をすることが

可能となる。さらに、水平エージング回路に水平シフトレジスタ回路等を導入することにより、エージング時に、より複雑な画像表示をさせることが可能となる。

また、図2に示したエージング回路5はソースラインLsにPMOSスイッチのみを設けたものであるが、ソースラインLsのスイッチング手段としては、nチャネルMOS（NMOS）トランジスタからなるNMOSスイッチのみを設けてもよく、CMOSスイッチを設けてもよい。

また、外部の水平駆動回路と液晶表示パネルの接続形態は、TABに限られない。COG等としてもよい。

図6に、COGで外部の駆動回路を接続する場合の、液晶表示パネルの回路配置の構成例を示す。

また、図6に示すように、液晶表示パネルに水平駆動回路が外部回路として接続される場合、上述のように液晶パネルの基板上に水平エージング回路を設けるが、液晶表示パネルに垂直駆動回路が外部回路として接続される場合には、同様に液晶表示パネルの基板上に垂直エージング回路を設ける。

また、水平駆動回路及び垂直駆動回路の双方が外部回路として接続される場合には、液晶表示パネルの基板上に水平エージング回路と垂直エージング回路の双方を設ける。

この場合、垂直エージング回路としては、CMOSスイッチ、NMOSスイッチ、又はPMOSスイッチ等のスイッチング手段を介してゲートラインの複数本をまとめ、そのまとめた線に信号を供給するものを設ける。

液晶表示パネルの基板上に水平エージング回路又は垂直エージング回路、あるいはこれらの双方を設ける本発明の液晶表示パネルの製造方法としては、公知の方法にしたがって基板上にアクティブ・マトリクス表示領域を形成する工程中に、水平エージング回路や垂直エージング回路も形成すればよい。

したがって、本発明の液晶表示パネルは、従来のアクティブ・マトリクス表示

を行う液晶パネルと同様の製造工程で作製することができ、水平エージング回路あるいは垂直エージング回路を設けることにより工程数が増える等の不利益はない。

以上説明したように、本実施形態によれば、外部の水平駆動回路又は垂直駆動回路に代えて、液晶表示パネルの基板上にエージング回路を設けるので、液晶表示パネルの基板単体でエージングを行い、潜在的なパネル不良を見つけることができる。したがって、高品質の液晶表示パネルを低コストで供給することが可能となる。

次に、垂直駆動回路がガラス基板上に低温ポリシリコン (polySi) TFTを用いて液晶表示領域と一体的に形成され、水平駆動回路が液晶表示パネル基板にCOGにより接続され、水平駆動回路を構成するドライバーICの各出力端子とソースラインとが1:1に対応している液晶表示装置について説明する。

図7は、本発明の一態様の液晶表示装置20のブロック図である。

この液晶表示装置20は、ガラス基板21上に低温polySiTFTを用いて形成された液晶表示領域(LDA)22、液晶表示領域22と一体的に低温polySiTFTを用いて形成された垂直駆動回路23、及びCOGにより実装されたパネル外の水平駆動回路(HDRV)24を有している。

図8は、図7の液晶表示装置20の具体的な回路例を示す図である。

この液晶表示装置20のソースラインLsの駆動は、COGにより接続された水平駆動回路24のドライバーIC内に構成された、シフトレジスタ回路(SFT)25、サンプリング回路(SMPL)26、ラッチ回路(LTC)27、デジタル/アナログ変換回路(DAC)28、出力バッファ回路(BUF)29によって行われる。

ここで、シフトレジスタ回路25は、水平走査パルスを順次出力することにより水平走査を行う。

サンプリング回路26は、シフトレジスタ回路25からの水平走査パルスに対

応して、ここに入力されるデジタル画像データを順次サンプリングする。サンプリング回路 26 でサンプリングされた画像データは、ラッチ回路 27 で 1 水平期間分蓄積される。

DAC 28 では、ラッチ回路 27 から出力される 1 水平期間分のデジタルデータをアナログ信号に変換して出力する。出力バッファ回路 29 からの出力はそのまま液晶表示パネルのソースライン L_s につながり、1 水平走査期間中、ソースライン L_s に出力が続けられる。

よって、この液晶表示装置 20 では、水平駆動回路 24 を構成するドライバー IC の各出力端子とソースラインとが 1 : 1 に対応していることとなる。

一方、垂直駆動回路 23 は、ソースライン L_s の切り替わりに同期して 1 ゲートライン L_g ごとに TFT スイッチ 11 をオープンにする。その結果、画素に対しては、1 水平走査ごとに線順次書き込みがなされる。

なお、図 8 に示す各画素セル 10a は、図 4 の構成に加えて、第 1 電極が TFT 11 のドレインと画素電極との接続点に接続され、第 2 電極がゲートライン L_g2 に接続された保持容量 14 を有している。

この液晶表示装置 20 において、液晶の駆動方法としては、1 フィールド周期で液晶にかかる電圧を反転させる交流駆動が好ましい。

この液晶表示パネルにおいて、外部回路との接続点数は、水平駆動回路 24 側の有効画素のソースライン分と、垂直駆動回路 23 分の 10 ピン程度の合計となる。

より具体的には、例えば、有効画素数 100×100 の液晶表示パネルでは、接続点数が 320 ピン程度となる。よって、4 辺の液晶表示パネルの 1 辺のみに接続用ピンを集め、外部回路を実装することが可能となる。

ところで、この液晶表示装置 20 においては、垂直駆動回路 23 と液晶表示領域 22 がガラス基板 21 上に低温 polySi TFT を用いて一体的に形成されている。石英ガラス基板を使用し、 1000°C 以上の高温成膜技術が必要とされる高温

polySiに比して、低温polySi T F Tは、450℃以下の低温成膜技術によって製造できるので、石英ガラス基板に代えて通常のガラス基板を使用できる。

したがって、本発明の液晶表示装置は、この点からも安価に製造することができる。

なお、本発明において、低温polySiにより形成されるT F Tは、トップゲート型又はボトムゲート型のいずれでもよい。

また、本発明においては、水平駆動回路が液晶表示パネル基板にCOGにより接続されている。したがって、TABで水平駆動回路を接続する場合に比して、実装の自由度があり、LCDモジュールを小型化することができる。

以上のように、本発明の液晶表示装置は、時分割駆動法を用いることなく、水平駆動回路を外部回路として有するので、画質が向上する。また、製品の歩留まりも向上し、安価に製造できるものとなる。特に、本発明の液晶表示装置は、PDA等に使用される中型から小型の液晶表示装置として、有用なものとなる。

産業上の利用可能性

以上のように、本発明に係る液晶表示パネルによれば、外部の水平駆動回路又は垂直駆動回路に代えて、液晶表示パネルの基板上にエージング回路を設けるので、液晶表示パネルの基板単体でエージングを行い、潜在的なパネル不良を見つけることができ、高品質の液晶表示パネルを低コストで供給することが可能となる。

また、本発明に係る液晶表示装置によれば、時分割駆動法を用いることなく、水平駆動回路を外部回路として有するので、画質の向上を図れ、また、製品の歩留まりも向上し、安価に製造することが可能となる。

請求の範囲

1. 液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、垂直駆動回路、及び複数のソースラインにまとめて信号を供給する水平エージング回路が設けられ、外部に水平駆動回路が接続される

液晶表示パネル。

2. 液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、水平駆動回路、及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に垂直駆動回路が接続される

液晶表示パネル。

3. 液晶表示パネルの基板上に、アクティブ・マトリクス表示領域、複数のソースラインにまとめて信号を供給する水平エージング回路、及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に水平駆動回路及び垂直駆動回路が接続される

液晶表示パネル。

4. 水平エージング回路又は垂直エージング回路が、CMOSスイッチ、NMOSスイッチ、又はPMOSスイッチを介してソースライン又はゲートラインの複数本をまとめ、そのまとめた線に信号を供給する

請求項1に記載の液晶表示パネル。

5. 水平エージング回路又は垂直エージング回路が、CMOSスイッチ、NMOSスイッチ、又はPMOSスイッチを介してソースライン又はゲートラインの複数本をまとめ、そのまとめた線に信号を供給する

請求項2に記載の液晶表示パネル。

6. 水平エージング回路又は垂直エージング回路が、CMOSスイッチ、NMOSスイッチ、又はPMOSスイッチを介してソースライン又はゲートラインの複数本をまとめ、そのまとめた線に信号を供給する

請求項 3 に記載の液晶表示パネル。

7. 基板上に、アクティブ・マトリクス表示領域、垂直駆動回路及び複数のソースラインにまとめて信号を供給する水平エージング回路が設けられ、外部に水平駆動回路が接続される液晶表示パネルの製造方法であって、

基板上にアクティブ・マトリクス表示領域を形成する工程中に、水平エージング回路を形成する

液晶表示パネルの製造方法。

8. 基板上に、アクティブ・マトリクス表示領域、水平駆動回路及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に垂直駆動回路が接続される液晶表示パネルの製造方法であって、

基板上にアクティブ・マトリクス表示領域を形成する工程中に、垂直エージング回路を形成する

液晶表示パネルの製造方法。

9. 基板上に、アクティブ・マトリクス表示領域、複数のソースラインにまとめて信号を供給する水平エージング回路、及び複数のゲートラインにまとめて信号を供給する垂直エージング回路が設けられ、外部に水平駆動回路及び垂直駆動回路が接続される液晶表示パネルの製造方法であって、

基板上にアクティブ・マトリクス表示領域を形成する工程中に、水平エージング回路及び垂直エージング回路を形成する

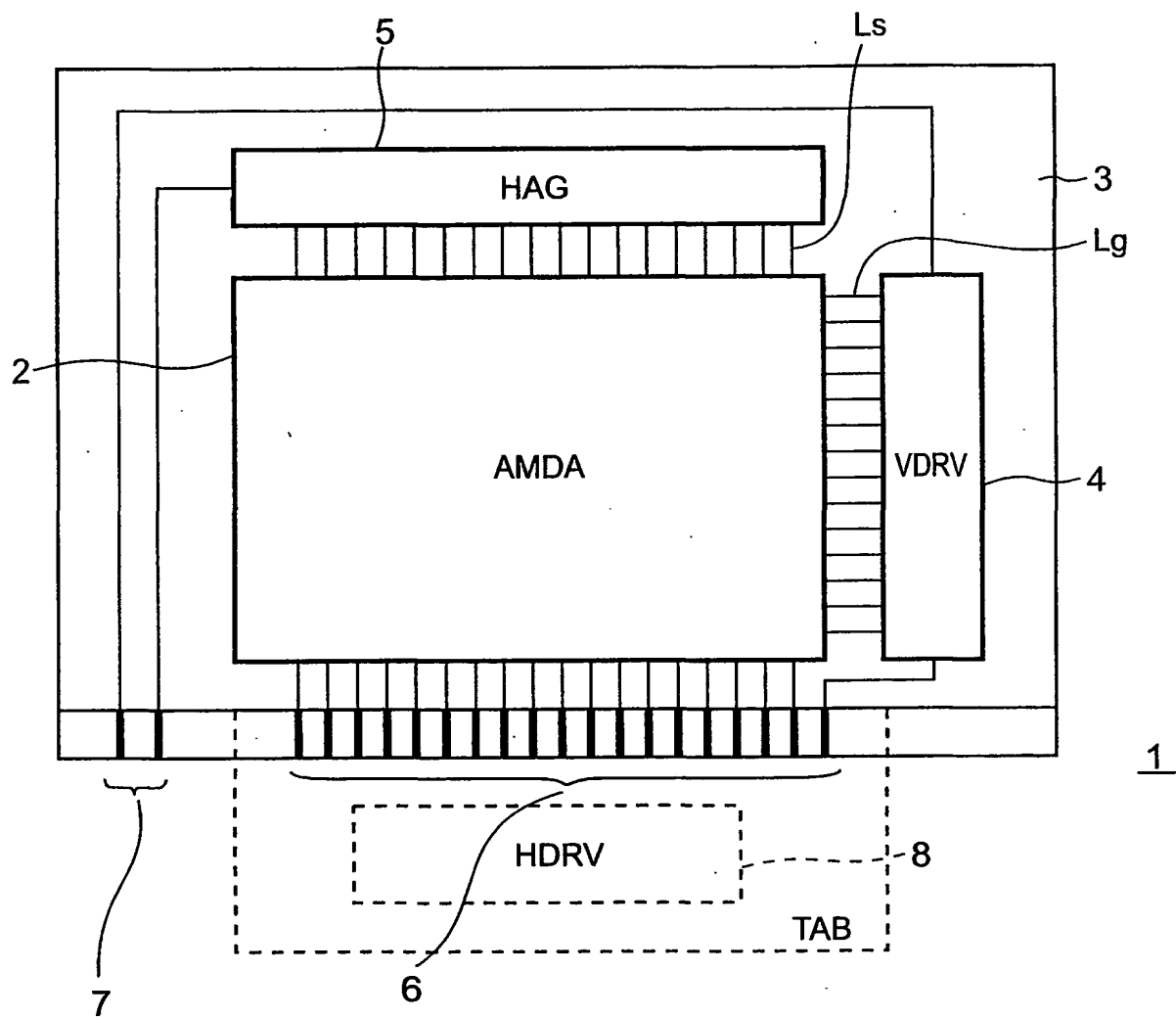
液晶表示パネルの製造方法。

10. アクティブ・マトリクス型液晶表示装置において、

垂直駆動回路がガラス基板上に低温polySi TFTを用いて液晶表示領域と一体的に形成され、水平駆動回路が液晶表示パネル基板にCOGにより接続され、水平駆動回路を構成するドライバーICの各出力端子とソースラインとが1:1に対応している

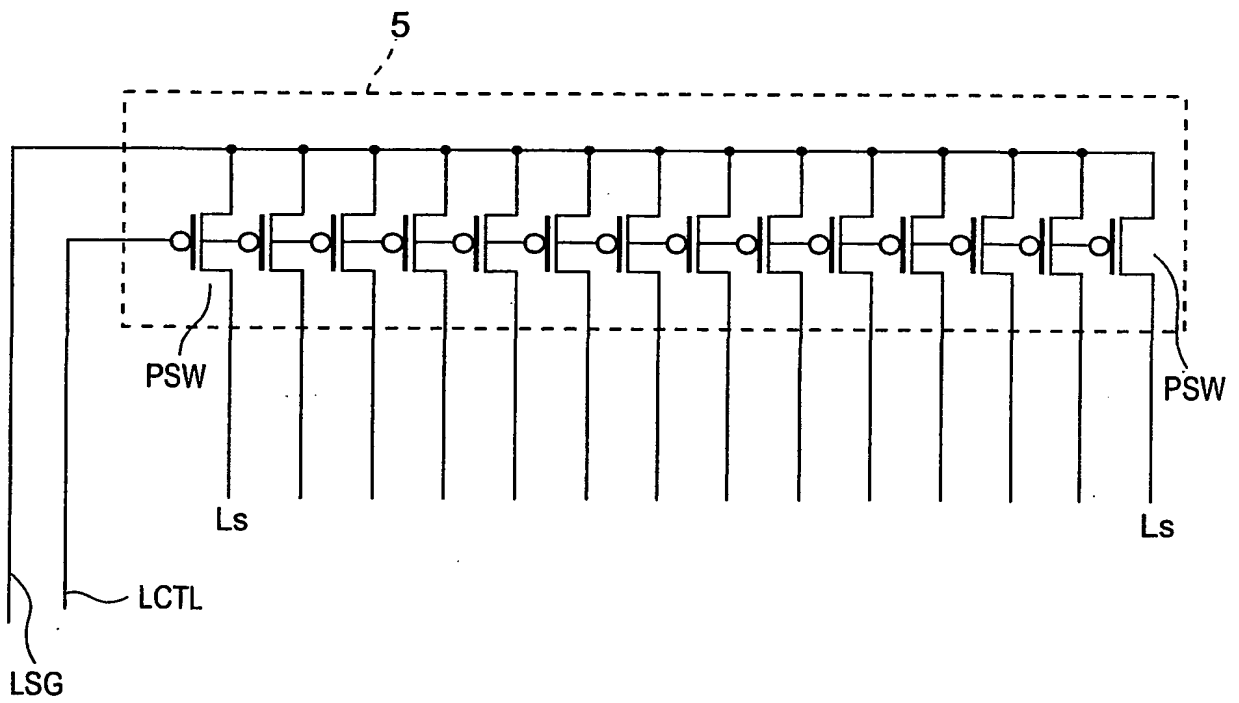
液晶表示装置。

FIG.1

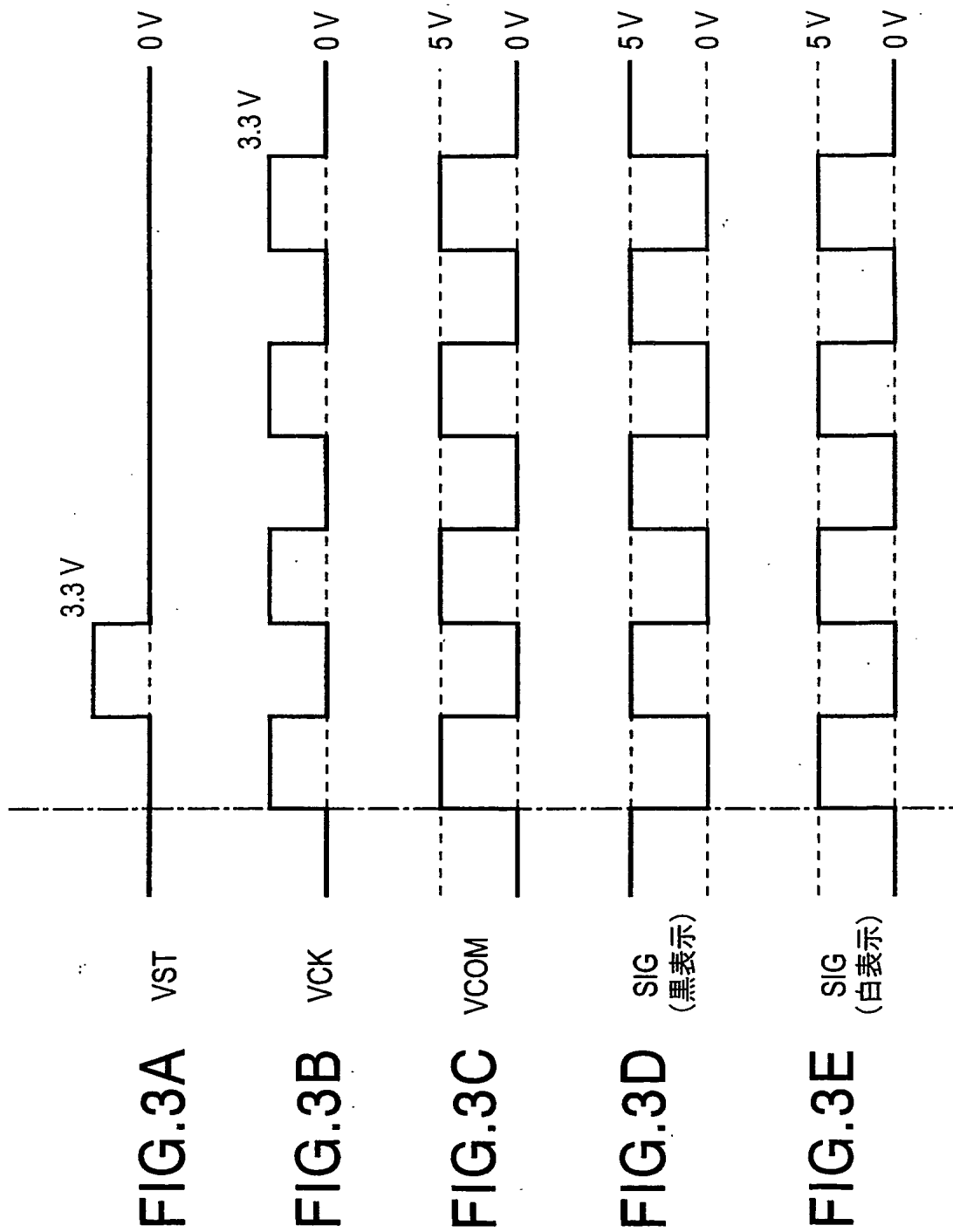


THIS PAGE BLANK (USPTO)

FIG.2

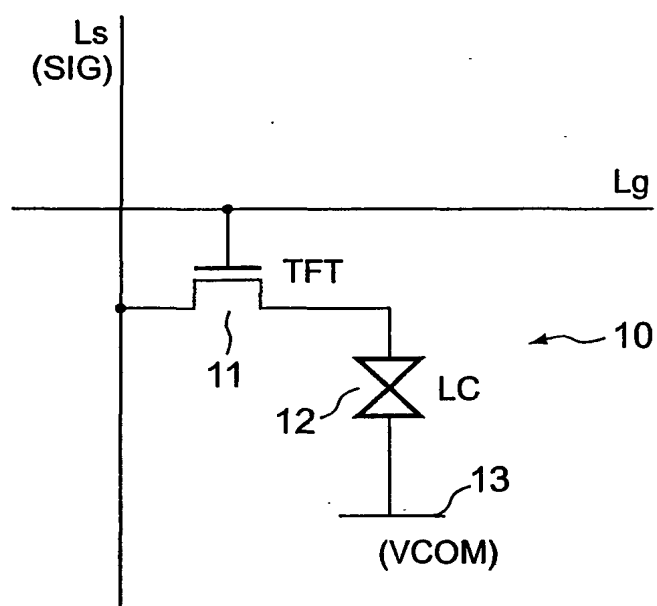


THIS PAGE BLANK (USPTO)



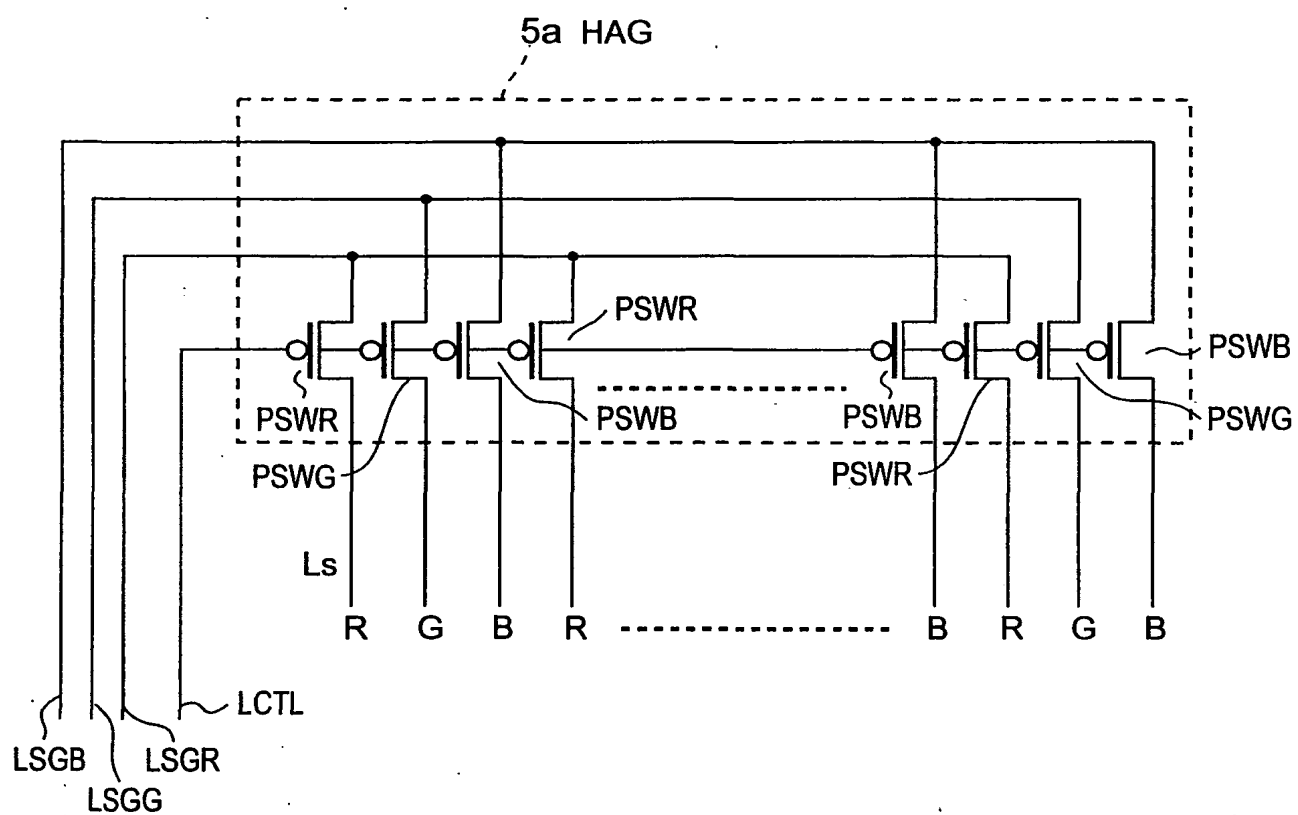
THIS PAGE BLANK (USPTO)

FIG.4



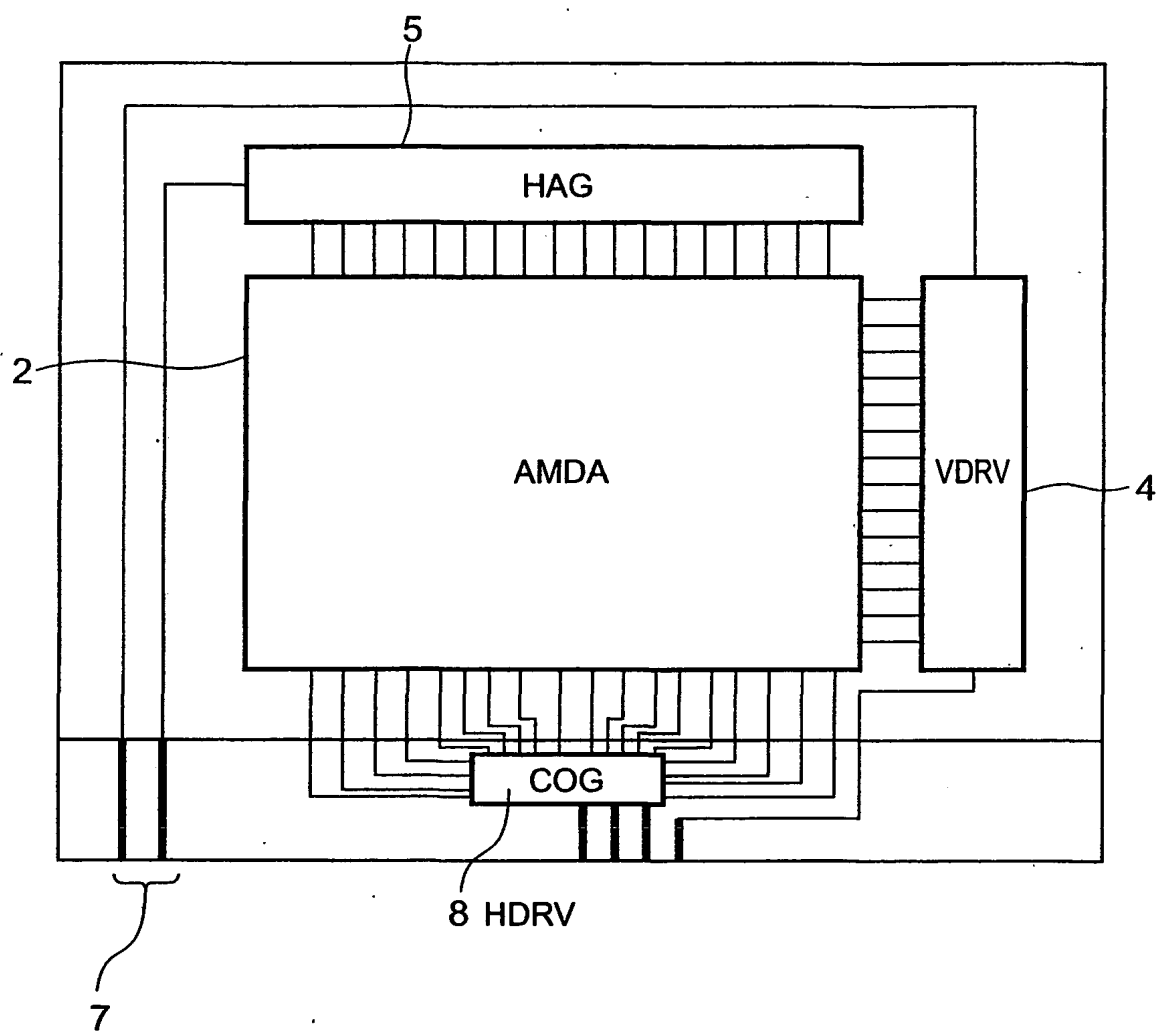
THIS PAGE BLANK (USPTO)

FIG.5



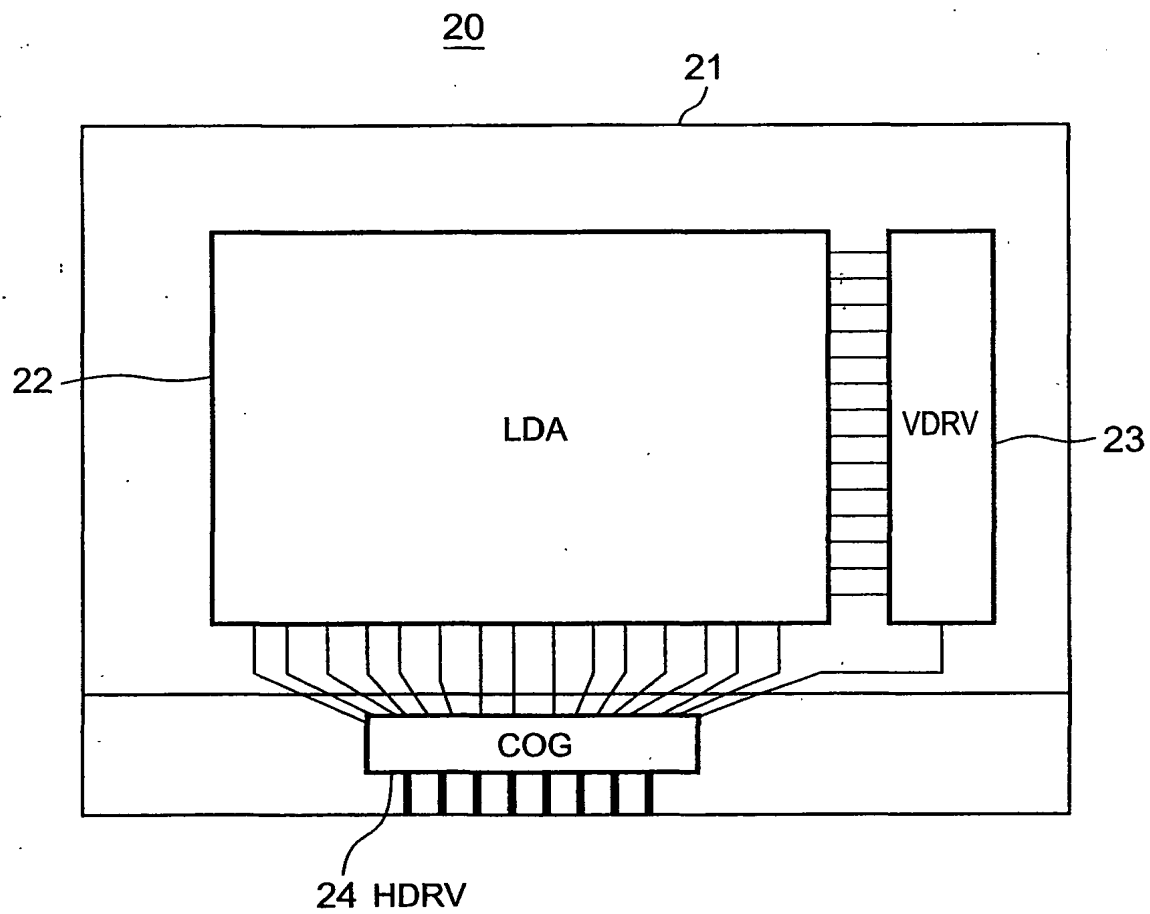
THIS PAGE BLANK (USPTO)

FIG.6



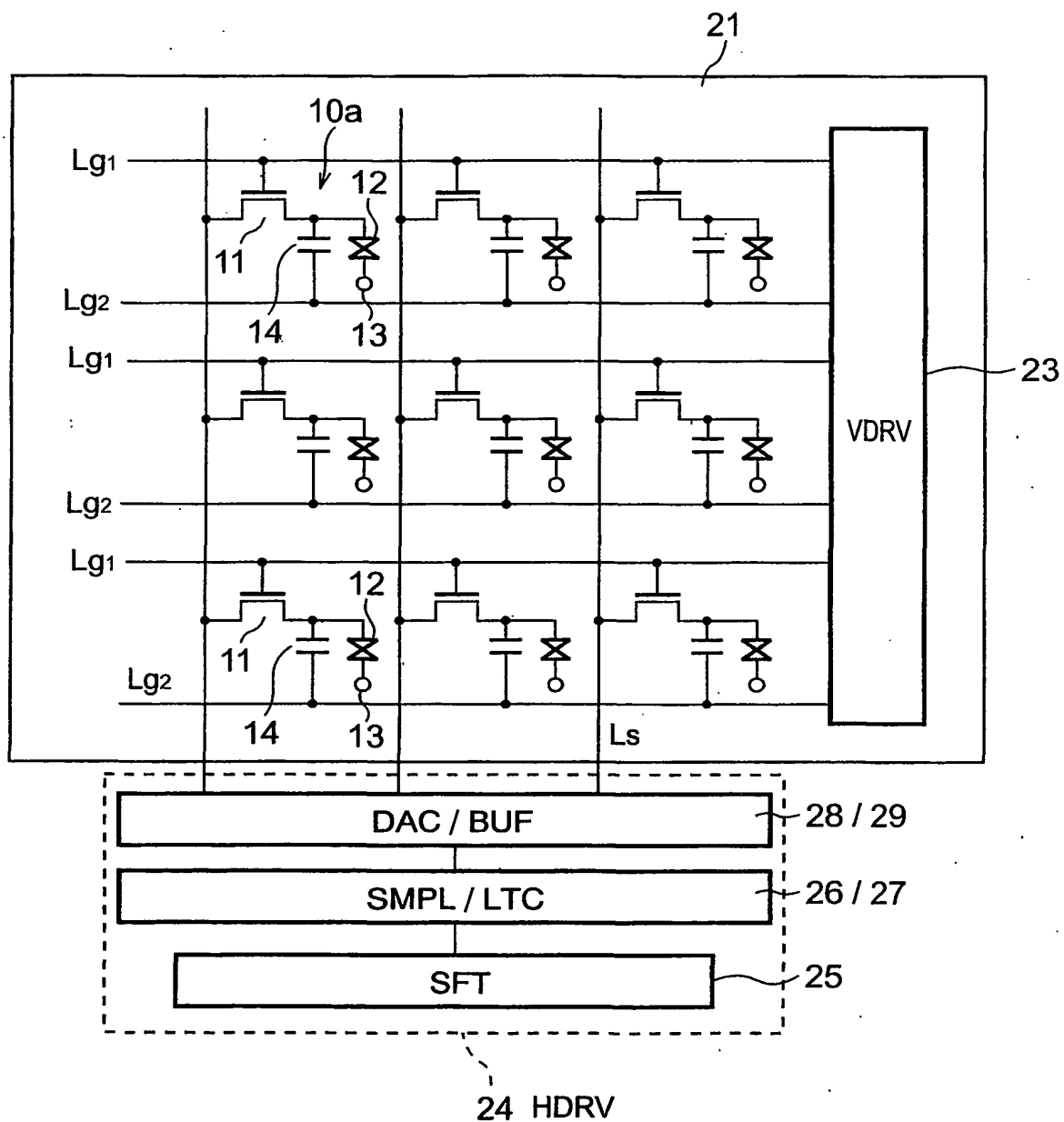
THIS PAGE BLANK (USPTO)

FIG.7



THIS PAGE BLANK (USPTO)

FIG. 8



THIS PAGE BLANK (USPTO)

符号の説明

- 1 . . . 液晶表示パネル
- 2 . . . アクティブ・マトリクス表示領域 (AMDA)
- 3 . . . ガラス基板
- 4 . . . 垂直駆動回路 (VDRV)
- 5、5 a . . . 水平エージング回路 (HAG)
- 6 . . . 第1のパッド領域
- 7 . . . 第2のパッド領域
- 8 . . . 水平駆動回路 (HDRV)
- L g . . . ゲートライン
- L s . . . ソースライン
- 1 0, 1 0 a . . . 画素セル
- 1 1 . . . TFT
- 1 2 . . . 液晶素子
- 1 3 . . . 対向電極
- 1 4 . . . 保持容量
- 2 0 . . . 液晶表示装置
- 2 1 . . . ガラス基板
- 2 2 . . . 液晶表示領域 (LDA)
- 2 3 . . . 垂直駆動回路 (VDRV)
- 2 4 . . . 水平駆動回路 (HDRV)
- 2 5 . . . シフトレジスタ回路 (SFT)
- 2 6 . . . サンプリング回路 (SMPL)
- 2 7 . . . ラッチ回路 (LTC)
- 2 8 . . . デジタル／アナログ変換回路 (DAC)
- 2 9 . . . 出力バッファ回路 (BUF)

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06547

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G02F1/1345, G09F9/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F1/1345, G09F9/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2001
Kokai Jitsuyo Shinan Koho	1971-2001	Jitsuyo Shinan Toroku Koho	1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 1-130132 A (Seiko Epson Corporation), 23 May, 1989 (23.05.89), Full text; all drawings	1-3, 7-9
Y	Full text; all drawings (Family: none)	4-6
Y	JP 4-288588 A (Matsushita Electronic Corporation), 13 October, 1992 (13.10.92), Par. Nos. [0010] to [0011] (Family: none)	4-6
Y	JP 10-10546 A (Furontetsuku K.K.), 16 January, 1998 (16.01.98), Par. Nos. [0006], [0018] (Family: none)	10
Y	JP 2000-131709 A (Fujitsu Limited), 12 May, 2000 (12.05.00), Par. No. [0004] (Family: none)	10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
18 September, 2001 (18.09.01)

Date of mailing of the international search report
02 October, 2001 (02.10.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06547

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The "special technical features" of claims 1-9 relate to "a liquid crystal display panel having an aging circuit on its substrate and connected to an external drive circuit". The "special technical feature" of claim 10 relates to "a liquid crystal display in which a vertical drive circuit is provided on its substrate, a horizontal drive circuit is connected by COG, and the output terminals of the horizontal drive circuit correspond to source lines in a one-to-one relationship".

Since there is no technical relationship among those inventions involving one or more of the same or corresponding special technical features, these groups of inventions are not so linked as to form a single general inventive concept.

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.
☒ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ G02F1/1345, G09F9/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ G02F1/1345, G09F9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2001年
日本国登録実用新案公報 1994-2001年
日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 1-130132 A (セイコーエプソン株式会社) 23. 5月. 1989 (23. 05. 89) 全文, 全図 全文, 全図 (ファミリーなし)	1-3, 7-9 4-6
Y	JP 4-288588 A (松下電子工業株式会社) 13. 10月. 1992 (13. 10. 92) 段落番号【0010】～【0011】 (ファミリーなし)	4-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日
18. 09. 01

国際調査報告の発送日
02.10.01

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
河原 英雄

2X 2913

電話番号 03-3581-1101 内線 3293

第Ⅰ欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT 17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅱ欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1～9の「特別な技術的特徴」は「基板上にエージング回路が設けられ、外部に駆動回路が接続される液晶表示パネル」に関し、請求の範囲10の「特別な技術的特徴」は「垂直駆動回路が基板上に形成され、水平駆動回路がCOGにより接続され、水平駆動回路の出力端子とソースラインとが1:1に対応している液晶表示装置」に関するものである。

これらの発明は、一又は二以上の同一又は対応する特別な技術的特徴を含む技術的な関係にないから、単一の一般的発明概念を形成するように連関しているものとは認められない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
- ☒ 追加調査手数料の納付と共に出願人から異議申立てがなかった。

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 10-10546 A (株式会社フロンテック) 16. 1月. 1998 (16. 01. 98) 段落番号【0006】、【0018】 (ファミリーなし)	10
Y	JP 2000-131709 A (富士通株式会社) 12. 5月. 2000 (12. 05. 00) 段落番号【0004】 (ファミリーなし)	10

THIS PAGE BLANK (USPTO)



特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2001年07月30日（30. 07. 2001）月曜日 12時55分59秒

0 0-1	受理官庁記入欄 国際出願番号.	
0-2	国際出願日	
0-3	(受付印)	

0-4 0-4-1	様式-PCT/R0/101 この特許協力条約に基づく国際出願願書は、 右記によって作成された。	PCT-EASY Version 2.91 (updated 01. 01. 2001)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (R0/JP)
0-7	出願人又は代理人の書類記号	01/8072-SNY
I	発明の名称	液晶表示パネルおよびその製造方法、並びに液晶表示装置
II II-1 II-2 II-4ja II-4en II-5ja II-5en II-6 II-7	出願人 この欄に記載した者は 右の指定国についての出願人である。 名称 Name あて名: Address: 国籍 (国名) 住所 (国名)	出願人である (applicant only) 米国を除くすべての指定国 (all designated States except US) ソニー株式会社 SONY CORPORATION 141-0001 日本国 東京都 品川区 北品川 6丁目 7番 35号 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan 日本国 JP 日本国 JP
III-I III-I-1 III-I-2 III-I-4ja III-I-4en III-I-5ja III-I-5en III-I-6 III-I-7	その他の出願人又は発明者 この欄に記載した者は 右の指定国についての出願人である。 氏名 (姓名) Name (LAST, First) あて名: Address: 国籍 (国名) 住所 (国名)	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 木田 芳利 KIDA, Yoshitoshi 141-0001 日本国 東京都 品川区 北品川 6丁目 7番 35号 ソニー株式会社内 c/o SONY CORPORATION 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan 日本国 JP 日本国 JP

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本(出願用) - 印刷日時 2001年07月30日 (30. 07. 2001) 月曜日 12時55分59秒

III-2 III-2-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-2-2	右の指定国についての出願人である。	
III-2-4ja	氏名(姓名)	仲島 義晴
III-2-4en	Name (LAST, First)	NAKAJIMA, Yoshiharu
III-2-5ja	あて名:	141-0001 日本国 東京都 品川区 北品川6丁目7番35号 ソニー株式会社内
III-2-5en	Address:	c/o SONY CORPORATION 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan
III-2-6	国籍(国名)	日本国 JP
III-2-7	住所(国名)	日本国 JP
III-3 III-3-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-3-2	右の指定国についての出願人である。	
III-3-4ja	氏名(姓名)	後藤 尚志
III-3-4en	Name (LAST, First)	GOTO, Naoshi
III-3-5ja	あて名:	141-0001 日本国 東京都 品川区 北品川6丁目7番35号 ソニー株式会社内
III-3-5en	Address:	c/o SONY CORPORATION 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan
III-3-6	国籍(国名)	日本国 JP
III-3-7	住所(国名)	日本国 JP
III-4 III-4-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-4-2	右の指定国についての出願人である。	
III-4-4ja	氏名(姓名)	前川 敏一
III-4-4en	Name (LAST, First)	MAEKAWA, Toshikazu
III-4-5ja	あて名:	141-0001 日本国 東京都 品川区 北品川6丁目7番35号 ソニー株式会社内
III-4-5en	Address:	c/o SONY CORPORATION 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan
III-4-6	国籍(国名)	日本国 JP
III-4-7	住所(国名)	日本国 JP

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本(出願用) - 印刷日時 2001年07月30日 (30. 07. 2001) 月曜日 12時55分59秒

III-5 III-5-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-5-2	右の指定国についての出願人である。	米国のみ (US only)
III-5-4ja III-5-4en III-5-5ja	氏名(姓名) Name (LAST, First) あて名:	片岡 秀雄 KATAOKA, Hideo 141-0001 日本国 東京都品川区 北品川6丁目7番35号 ソニー株式会社内
III-5-5en	Address:	c/o SONY CORPORATION 7-35, Kitashinagawa 6-chome, Shinagawa-ku, Tokyo 141-0001 Japan
III-5-6	国籍(国名)	日本国 JP
III-5-7	住所(国名)	日本国 JP
IV-1 IV-1-1ja IV-1-1en IV-1-2ja	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。 氏名(姓名) Name (LAST, First) あて名:	代理人 (agent) 佐藤 隆久 SATO, Takahisa 111-0052 日本国 東京都台東区 柳橋2丁目4番2号 宮木ビル4階 創造国際特許事務所
IV-1-2en	Address:	SOHSHIN INTERNATIONAL PATENT OFFICE 4F Miyaki Bldg., 4-2, Yanagibashi 2-chome, Taito-ku, Tokyo 111-0052 Japan
IV-1-3	電話番号	03-3866-4012
IV-1-4	ファクシミリ番号	03-3866-4022
V V-1	国の指定 広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE TR 及びヨーロッパ特許条約と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	CN KR NO US
V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2001年07月30日（30. 07. 2001）月曜日 12時55分59秒

V-6	指定の確認から除かれる国	なし (NONE)	
VI-1	先の国内出願に基づく優先権主張		
VI-1-1	先の出願日	2000年07月31日 (31. 07. 2000)	
VI-1-2	先の出願番号	特願2000-230993	
VI-1-3	国名	日本国 JP	
VI-2	先の国内出願に基づく優先権主張		
VI-2-1	先の出願日	2000年07月31日 (31. 07. 2000)	
VI-2-2	先の出願番号	特願2000-231013	
VI-2-3	国名	日本国 JP	
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)	
VIII	照合欄	用紙の枚数	添付された電子データ
VIII-1	願書	5	-
VIII-2	明細書	12	-
VIII-3	請求の範囲	2	-
VIII-4	要約	1	018072. txt
VIII-5	図面	9	-
VIII-7	合計	29	
VIII-8	添付書類	添付	添付された電子データ
VIII-8	手数料計算用紙	✓	-
VIII-12	優先権証明書	優先権証明書 VI-1, VI-2	-
VIII-16	PCT-EASYディスク	-	フレキシブルディスク
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面	-
VIII-17	その他	国際事務局の口座への振込を証明する書面	-
VIII-18	要約書とともに提示する図の番号	1	
VIII-19	国際出願の使用言語名:	日本語 (Japanese)	
IX-1	提出者の記名押印		
IX-1-1	氏名(姓名)	佐藤 隆久	

受理官庁記入欄

T0-1	国際出願として提出された書類の実際の受理の日	
T0-2	図面:	
T0-2-1	受理された	
T0-2-2	不足図面がある	
T0-3	国際出願として提出された書類を補完する書類又は図面であってその後期間内に提出されたものの実際の受理の日 (訂正日)	
T0-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	

THIS PAGE BLANK (USPTO)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2001年07月30日（30. 07. 2001）月曜日 12時55分59秒

10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	
国際事務局記入欄		
11-1	記録原本の受理の日	

THIS PAGE BLANK (USPTO)

国際調査報告

(法8条、法施行規則第40、41条)
[PCT18条、PCT規則43、44]

出願人又は代理人 01/ の書類記号 8072-SNY	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/JPO1/06547	国際出願日 (日.月.年) 30.07.01	優先日 (日.月.年) 31.07.00
出願人(氏名又は名称) ソニー株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 4 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☒ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

THIS PAGE BLANK (USPTO)

第Ⅰ欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項 (PCT 17条(2)(a)) の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅱ欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1～9の「特別な技術的特徴」は「基板上にエージング回路が設けられ、外部に駆動回路が接続される液晶表示パネル」に関し、請求の範囲10の「特別な技術的特徴」は「垂直駆動回路が基板上に形成され、水平駆動回路がCOGにより接続され、水平駆動回路の出力端子とソースラインとが1:1に対応している液晶表示装置」に関するものである。

これらの発明は、一又は二以上の同一又は対応する特別な技術的特徴を含む技術的な関係にないから、単一の一般的発明概念を形成するように連関しているものとは認められない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
- ☒ 追加調査手数料の納付と共に出願人から異議申立てがなかった。

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ G02F1/1345, G09F9/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ G02F1/1345, G09F9/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2001年
日本国登録実用新案公報 1994-2001年
日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 1-130132 A (セイコーエプソン株式会社) 23. 5月. 1989 (23. 05. 89) 全文, 全図	1-3, 7-9
Y	全文, 全図 (ファミリーなし)	4-6
Y	JP 4-288588 A (松下電子工業株式会社) 13. 10月. 1992 (13. 10. 92) 段落番号【0010】～【0011】 (ファミリーなし)	4-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

18. 09. 01

国際調査報告の発送日

02.10.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

河原 英雄

2X

2913

電話番号 03-3581-1101 内線 3293

THIS PAGE BLANK (USPTO)

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 1 0 - 1 0 5 4 6 A (株式会社フロンテック) 1 6 . 1 月 . 1 9 9 8 (1 6 . 0 1 . 9 8) 段落番号【0 0 0 6】、【0 0 1 8】(ファミリーなし)	10
Y	J P 2 0 0 0 - 1 3 1 7 0 9 A (富士通株式会社) 1 2 . 5 月 . 2 0 0 0 (1 2 . 0 5 . 0 0) 段落番号【0 0 0 4】(ファミリーなし)	10

THIS PAGE BLANK (USPTO)